

| 平成 29 年度 岐阜工業高等専門学校シラバス  |                |   |                      |           |  |
|--|----------------|---|----------------------|-----------|--|
| 教科目名   | デジタル回路 II      | 担当教員  | 山田博文                 |           |  |
| 学年学科   | 4 年 電気情報工学科(E) | 前期  | 必修                   | 1 単位 (学修) |  |
| 学習・教育目標  | (D-4 (2)) 100% |   | JABEE 基準 1 (1) : (d) |           |  |
| <b>授業の目標と期待される効果：</b><br>本授業では、コンピュータのハードウェアの基礎となる論理回路が、電子回路的にどのように構成されているかを、これまでの電子回路を元にして修得する。具体的には以下の項目を目標とする。<br><br>① 基本的な 2 値動作回路の理解<br>② TTL 回路の理解<br>③ CMOS 回路の理解<br>④ A/D・D/A 変換回路の理解 |                | <b>成績評価の方法：</b><br>中間試験 100 点+期末試験 100 点+課題 50 点とし、総得点率 (%) によって成績を評価する。なお、成績評価に教室外学修の内容は含まれる。<br><br><b>達成度評価の基準：</b><br>技術士の一次試験問題、電験 II 種、教科書の演習問題と同レベルの問題を試験で出題し、6 割以上の正答レベルまで達していること。なお、成績評価への重みは①～④を均等とする。<br><br>① 基本的な 2 値動作回路に関する問題を解くことができる。<br>② TTL 回路に関する問題を解くことができる。<br>③ CMOS 回路に関する問題を解くことができる。<br>④ A/D・D/A 変換回路に関する問題を解くことができる。 |                      |           |  |
| <b>授業の進め方とアドバイス：</b><br>・ 授業は板書を中心に行なうので、各自学習ノートを充実させること。  |                |   |                      |           |  |
| <b>教科書および参考書：</b><br>教科書： デジタル電子回路 - 集積回路化時代の - (藤井信生著・オーム社)   |                |   |                      |           |  |
| 授業の概要と予定：前期  |                | 教室外学修   | A L のレベル             |           |  |
| 第 1 回：トランジスタの 2 値動作  |                | 基本的な 2 値動作回路に関する演習問題を解く。  | C                    |           |  |
| 第 2 回：基本的な 2 値動作回路，トランジスタのパルス応答  |                |   | C                    |           |  |
| 第 3 回：DTL，基本 TTL   |                | DTL，基本 TTL に関する演習問題を解く。   | C                    |           |  |
| 第 4 回：標準 TTL   |                | 標準 TTL に関する演習問題を解く。   | C                    |           |  |
| 第 5 回：ショットキバリアダイオードとショットキ TTL  |                | ショットキ TTL の動作原理についてまとめる。  | C                    |           |  |
| 第 6 回：TTL の入出力特性，ファンアウト  |                | ファンアウト数に関する演習問題を解く。   | C                    |           |  |
| 第 7 回：ECL  |                | 標準 ECL に関する演習問題を解く。   | C                    |           |  |
| 第 8 回：中間試験   |                | 中間試験で不正解であった問題など、理解不十分な内容に関する問題を解く。   | C                    |           |  |
| 第 9 回：nMOS 論理ゲート   |                | nMOS トランジスタを用いて論理回路を組む。   | C                    |           |  |
| 第 10 回：CMOS 論理ゲート  |                | CMOS トランジスタを用いて論理回路を組む。   | C                    |           |  |
| 第 11 回：オープンコレクタとワイヤード OR   |                | ワイヤード OR の出力についてまとめる。   | C                    |           |  |
| 第 12 回：A/D 変換回路 (その 1)   |                | A/D 変換回路に関する演習問題を解く。  | C                    |           |  |
| 第 13 回：A/D 変換回路 (その 2)   |                |   | C                    |           |  |
| 第 14 回：D/A 変換回路  |                | D/A 変換回路に関する演習問題を解く。  | C                    |           |  |
|  | 期末試験           | —   |                      |           |  |
| 第 15 回：期末試験の解答の解説と総まとめ   |                | 期末試験で不正解であった問題など、理解不十分な内容に関する問題を解く。   | C                    |           |  |

\*モデルコアカリキュラム検討結果を踏まえ、H29 年度から新規に取り入れた内容

評価 (ルーブリック)

| 達成度<br>評価項目 | 理想的な到達<br>レベルの目安<br>(優)                  | 標準的な到達<br>レベルの目安<br>(良)                    | 未到達<br>レベルの目安<br>(不可)         |
|-------------|--|--|-------------------------------|
| ①           | 基本的な 2 値動作回路に関する問題を正確に (8 割以上) 解くことができる。 | 基本的な 2 値動作回路に関する問題をほぼ正確に (6 割以上) 解くことができる。 | 基本的な 2 値動作回路に関する問題を解くことができない。 |
| ②           | TTL 回路に関する問題を正確に (8 割以上) 解くことができる。       | TTL 回路に関する問題をほぼ正確に (6 割以上) 解くことができる。       | TTL 回路に関する問題を解くことができない。       |
| ③           | CMOS 回路に関する問題を正確に (8 割以上) 解くことができる。      | CMOS 回路に関する問題をほぼ正確に (6 割以上) 解くことができる。      | CMOS 回路に関する問題を解くことができない。      |
| ④           | A/D・D/A 変換回路に関する問題を正確に (8 割以上) 解くことができる。 | A/D・D/A 変換回路に関する問題をほぼ正確に (6 割以上) 解くことができる。 | A/D・D/A 変換回路に関する問題を解くことができない。 |
| ⑤           |  |  |                               |
| ⑥           |  |  |                               |